

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05244462 A**(43) Date of publication of application: **21.09.93**

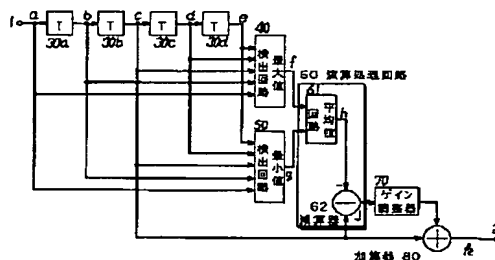
(51) Int. Cl.

H04N 5/208(21) Application number: **04042557**(22) Date of filing: **28.02.92**(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**(72) Inventor:
**OKAMOTO TAKUJI
HAMADA MASANORI
SAGAWA KENTA
YAMAUCHI HIDEAKI****(54) VIDEO SIGNAL PROCESSOR****(57) Abstract:**

PURPOSE: To obtain an optimum video signal processing picture by obtaining a sufficient contour correction effect even from a smooth corrects a contour of a video signal in a color television receiver.

CONSTITUTION: A maximum value detection circuit 40, a minimum value detection circuit 50 and a mean value circuit 61 averaging output signals of the circuits 40, 50 detect the mean value of a maximum value and a minimum value from a picture signal in the vicinity of a noted picture element of an input video signal. A signal subtracting the detection signal from a picture signal of the noted picture element is used for a correction signal and the obtained correction signal is added to the input video signal at an adder 80, from which a video signal subject to contour correction is obtained.

COPYRIGHT: (C)1993,JPO&Japio



(19)日本国特許庁(J P)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-244462

(43)公開日 平成5年(1993)9月21日

(51)Int.Cl.³

H 0 4 N 5/208

識別記号

庁内整理番号

8628-5C

F I

技術表示箇所

審査請求 未請求 請求項の致3(全 6 頁)

(21)出願番号 特願平4-42557

(22)出願日 平成4年(1992)2月28日

(71)出願人 00005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 岡本 卓二

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 浜田 雅則

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 寒川 賢太

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 弁理士 小堀治 明 (外2名)

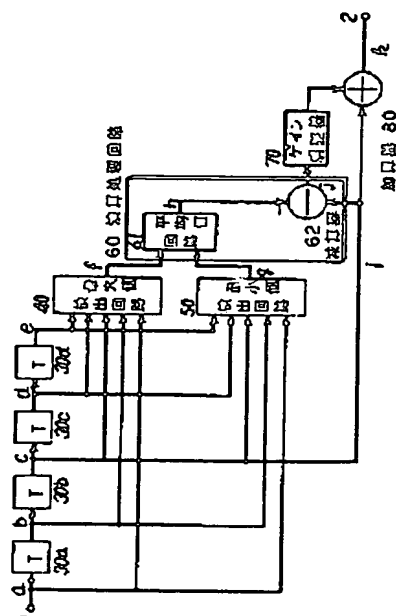
最終頁に続く

(54)【発明の名称】 映像信号処理装置

(57)【要約】

【目的】 本発明は、カラーテレビジョン受像機における映像信号の輪郭部分を補正する映像信号処理装置に関するもので、なだらかな輪郭部分でも十分な輪郭補正効果が得られ、最適な映像信号処理画像を得ることができる映像信号処理装置を提供することを目的とする。

【構成】 入力映像信号の注目画素近傍の画像信号からその最大値と最小値の平均値を最大値検出回路40、最小値検出回路50およびこれらの出力信号の平均をとる平均値回路61により検出する。この検出信号を注目画素の画像信号から減算した信号を補正信号とし、得られた補正信号を加算器80で入力映像信号に加算し、輪郭補正された映像信号を得る。



【特許請求の範囲】

【請求項1】 入力映像信号の注目画素近傍の複数の画像信号を入力とし、それらの振幅値の最大値を検出する最大値検出回路と、前記注目画素近傍の複数の画像信号を入力とし、それらの振幅値の最小値を検出する最小値検出回路と、前記最大値検出回路の出力信号と前記最小値検出回路の出力信号と前記入力映像信号を入力とし演算処理を行う演算処理回路とを備えたことを特徴とする映像信号処理装置。

【請求項2】 入力映像信号の注目画素近傍の複数の画像信号を入力とし、それらの振幅値の最大値を検出する最大値検出回路と、前記注目画素近傍の複数の画像信号を入力とし、それらの振幅値の最小値を検出する最小値検出回路と、前記最大値検出回路の出力信号と前記最小値検出回路の出力信号と前記入力映像信号を入力とし演算処理を行う演算処理回路と、前記演算処理回路の出力信号と前記入力映像信号を加算する加算器と、前記加算器の出力信号を入力とする非線形処理回路とを備え、前記非線形処理回路は前記最大値検出回路の出力信号と前記最小値検出回路の出力信号で制御されることを特徴とする映像信号処理装置。

【請求項3】 演算処理回路は、最大値検出回路の出力信号と最小値検出回路の出力信号の平均をとる平均値回路と、入力映像信号と前記平均値回路の出力信号の差をとる減算器とを備えたことを特徴とする請求項1または2記載の映像信号処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、カラーテレビジョン受像機における映像信号の輪郭部分を補正する映像信号処理装置に関するものである。

【0002】

【従来の技術】 従来、カラーテレビジョン信号の伝送系においては、伝送の帯域が制限されているために受像機で再現される画像の鮮鋭度は低下してしまう。例えば、NTSC方式においては、輝度信号の帯域は0～4.2MHzに制限されている。このため理想的な撮像管で撮影した場合であっても、輝度信号の白黒変化時の信号は、受像機では信号の立ち上がりや立ち下りの傾斜がある値以上鋭くならず、画面上では輪郭部分がややぼけて見える。このような画像のぼけを改善するために、近年、映像信号処理装置においては、遅延線を使用して2次微分信号をつくり、原信号に加えることにより輪郭補正が行われている。

【0003】 以下に従来の映像信号処理装置について説明する。図6は従来の映像信号処理装置の構成図を示すものである。図6において、1は映像信号の入力端子、11および12は所定時間遅延する遅延線、13、14、15は乗算器、16は加算器、17は輪郭補正レベルを変えるゲインコントローラ、18は加算器、2は出力端子である。図7

は図6に示す各点a～iにおける動作波形を示したものである。

【0004】 以上のように構成された映像信号処理装置について、以下その動作について図6、図7を参照しながら説明する。まず図6において、入力端子1から入力された映像信号は遅延線11、乗算器13に供給される。遅延線11の出力信号は遅延線12、乗算器14および加算器18に供給される。遅延線12の出力信号は乗算器15に供給される。例えば、入力端子1(a点)に図7(a)のような波形をもつ映像信号が入力されたとすると、b、c点での信号の波形は図7(b)、図7(c)のようになる。a、b、c点での信号は、それぞれ乗算器13、14、15に供給される。各乗算器の係数が、 $Ka = -1$ 、 $Kb = 2$ 、 $Kc = -1$ とすると、d、e、f点では、図7(d)、図7(e)、図7(f)に示す波形が得られる。

【0005】 これら3つの信号は加算器16に加えられ、その結果g点では、図7(g)に示すような原信号を2次微分した信号波形が得られる。加算器16の出力信号はゲインコントローラ17で任意のゲインで振幅の調整を行い、加算器18に加えられる。例えばゲインを $1/2$ とすると、h点での信号波形は図7(h)に示すようになる。ゲインコントローラ17の出力は遅延線11の出力とともに加算器18に加えられ、i点では図7(i)に示す波形をもった信号が得られ、出力端子2から出力される。以上のように構成された従来の映像信号処理装置においては、輪郭部分の立った信号が得られ、輪郭補正が行われる。

【0006】

【発明が解決しようとする課題】 しかしながら上記の従来の構成では、なだらかな輪郭部分では輪郭補正の効果がいまいちという問題点を有していた。

【0007】 本発明は上記従来の問題点を解決するもので、なだらかな輪郭部分でも十分な輪郭補正効果が得られる映像信号処理装置を提供することを目的とする。

【0008】

【課題を解決するための手段】 請求項1記載の発明は、入力映像信号の注目画素近傍の複数の画像信号を入力としそれらの振幅値の最大値を検出する最大値検出回路と、前記注目画素近傍の複数の画像信号を入力としそれらの振幅値の最小値を検出する最小値検出回路と、前記最大値検出回路の出力信号と前記最小値検出回路の出力信号と前記入力映像信号を入力とし演算処理を行う演算処理回路とを備えたものである。

【0009】 請求項2記載の発明は、入力映像信号の注目画素近傍の複数の画像信号を入力としそれらの振幅値の最大値を検出する最大値検出回路と、前記注目画素近傍の複数の画像信号を入力としそれらの振幅値の最小値を検出する最小値検出回路と、前記最大値検出回路の出力信号と前記最小値検出回路の出力信号と前記入力映像

信号を入力とし演算処理を行う演算処理回路と、前記演算処理回路の出力信号と前記入力映像信号を加算する加算器と、前記加算器の出力信号を入力とする非線形処理回路とを備えたものである。

【0010】

【作用】請求項1記載の発明によれば、なだらかな輪郭部分でも十分な輪郭矯正効果が得られる。請求項2記載の発明によれば、なだらかな輪郭部分でも十分な輪郭矯正効果が得られるうえに、さらに、アンダーシュートおよびオーバーシュートが付加しないため、画像の輪郭部分に白や黒の不自然な縁取りをつけずに輪郭矯正が行える。

【0011】

【実施例】以下本発明の第1の実施例について、図面を参照しながら説明する。図1は本発明の第1の実施例における映像信号処理装置の構成図を示すものである。図1において、1は映像信号の入力端子、30a、30b、30c、30dは1画素遅延器、40は最大値検出回路、50は最小値検出回路、60は演算処理回路、70はゲイン調整器、80は加算器、2は出力端子である。また、演算処理回路60において、61は平均値回路、62は減算器である。以上のように構成される映像信号処理装置において、まず入力端子1から入力された映像信号は、1画素遅延器30a、30b、30c、30dにより遅延され、各遅延器の出力信号と入力映像信号は、それぞれ最大値検出回路40および最小値検出回路50へ供給される。最大値検出回路40の出力信号および最小値検出回路50の出力信号と、1画素遅延器30bの出力信号は、演算処理回路60へ供給される。

【0012】演算処理回路60へ供給された最大値検出回路40の出力信号および最小値検出回路50の出力信号は、平均値回路61へ供給され平均値が出力される。平均値回路61の出力信号は減算器62の一方の入力端子へ供給され、もう一方の入力端子へは、1画素遅延器30bの出力信号が供給される。減算器62の出力信号はゲイン調整器70へ供給される。ゲイン調整器70の出力信号は加算器80の一方の入力端子へ供給され、もう一方の入力端子へは1画素遅延器30bの出力信号が供給される。加算器80の加算出力は輪郭を矯正された映像信号となって出力端子2から出力される。

【0013】本実施例の各回路の動作を図2を参照して説明する。まず、例えば入力端子1に図2(a)に示すような映像信号が入力されていたとすると、この映像信号は1画素遅延器30a、30b、30c、30dにより次々に遅延されb、c、d、e点ではそれぞれ図2(b)、(c)、(d)、(e)に示すような信号となる。a、b、c、d、e点での映像信号は最大値検出回路40で最大値が検出され、f点では図2(f)に示すような信号となる。同様にa、b、c、d、e点での映像信号は最小値検出回路50で最小値が検出され、g点では図2

(g)に示すような信号となる。f、g点での信号は演算処理回路60へ供給され、平均値回路61で平均値がとられて、h点では図2(h)に示すような信号となる。減算器62では、1画素遅延器30bの出力信号(図2(i))からh点での信号が減算され、j点では図2(j)に示すような信号が得られる。この出力信号はゲイン調整器70により任意のゲインで振幅が調整され、加算器80でi点での信号と加算される。例えばゲイン調整器70でゲインを1としたとき、k点では図2(k)に示すような信号が得られ、輪郭を矯正された映像信号となって出力端子2から出力される。

【0014】図3は、従来例で説明した輪郭矯正方法(図3(A))と本発明の第1の実施例による輪郭矯正方法(図3(B))を、なだらかな輪郭部分が矯正される様子について比較したものである。図3(A)、図3(B)において、入力映像信号(a)に矯正信号(b)が加算され、輪郭が矯正された信号(c)が得られる。ここで、矯正系のゲインは共に1としている。輪郭が矯正された信号(c)に注目して両者を比較してみると、特に輪郭の中央部分において、図3(A)の方は同図(a)と比べて全く輪郭矯正効果が現われていない。一方、図3(B)の方は同図(a)と比べてみると明らかに十分な輪郭矯正効果が現われている。

【0015】以上のように本発明の第1の実施例によれば、注目画素近傍の映像信号からその最大値と最小値の平均値を検出し、この検出信号を注目画素の映像信号から減算した信号を矯正信号とすることにより、なだらかな輪郭部分でも十分な輪郭矯正効果が得られる。

【0016】図4は本発明の第2の実施例における映像信号処理装置の構成を示すものである。図1に示した本発明の第1の実施例の構成と基本的には同じであり、異なる点は加算器80の出力信号を入力とし最大値検出回路40の出力信号と最小値検出回路50の出力信号で制御を行う非線形処理回路90が追加されたことである。前記回路の動作を図5を参照して説明する。k点での加算器80の出力信号(図5(k))を得るまでの詳細な動作は本発明の第1の実施例で説明したものと同一である。加算器80の出力信号は非線形処理回路90へ供給される。また、非線形処理回路90へはf、g点での信号(図5(f)、(g))が制御信号として供給されている。これら制御信号によって非線形処理回路90ではk点での信号に対して非線形制御がされる。例えば、k点での信号がf点での信号より大きいときにはf点での信号が出力され、g点での信号より小さいときにはg点での信号が出力され、それ以外のときにはk点での信号が出力されるものとすれば、l点では図5(l)に示すような輪郭を矯正された映像信号が得られ、出力端子2から出力される。

【0017】以上のように本発明の第2の実施例によれば、なだらかな輪郭部分でも十分な輪郭矯正効果が得られるうえに、アンダーシュートおよびオーバーシュート

が付加せず、画像の輪郭部分に白や黒の不自然な縁取りがつくようなことがない。

【0018】なお、本発明の第1および第2の実施例において、抽出する注目画素近傍の画像信号は注目画素を対称中心として水平方向に前後2点をとったがこれに限ったことではなく、垂直方向に画素を抽出してもよいし、また、何点とってもよい。また、最大値と最小値の検出にあたって、抽出した全ての点を使う必要もなく、例えば1つおきに選んでもよい。

【0019】

【発明の効果】以上のように本発明は、入力映像信号の注目画素近傍の複数の画像信号を入力としそれらの振幅値の最大値を検出する最大値検出回路と、前記注目画素近傍の複数の画像信号を入力としそれらの振幅値の最小値を検出する最小値検出回路と、前記最大値検出回路の出力信号と前記最小値検出回路の出力信号と前記入力映像信号を入力とし演算処理を行う演算処理回路とを備え、注目画素近傍の画像信号からその最大値と最小値の平均値を検出し、この検出信号を注目画素の画像信号から減算した信号を補正信号とすることにより、なだらかな輪郭部分でも十分な輪郭補正効果が得られ、最適な映像信号処理画像を得ることができる。

*

*【図面の簡単な説明】

【図1】本発明の第1の実施例における映像信号処理装置の構成図

【図2】本発明の第1の実施例の動作波形図

【図3】本発明の第1の実施例による輪郭補正効果を示す波形図

【図4】本発明の第2の実施例における映像信号処理装置の構成図

【図5】本発明の第2の実施例の動作波形図

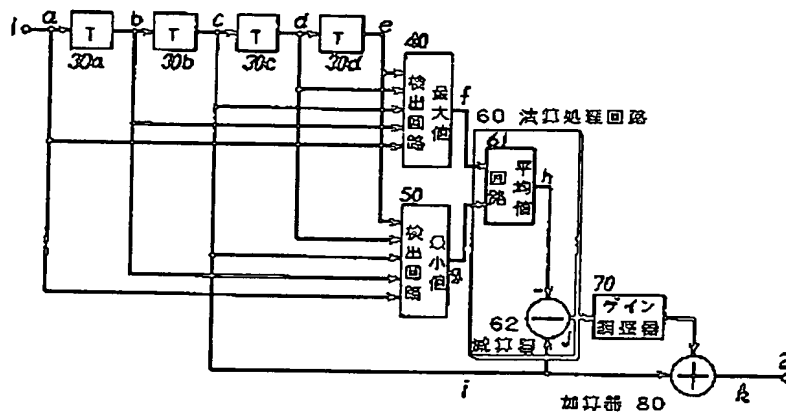
10 【図6】従来の映像信号処理装置の構成図

【図7】従来例の動作波形図

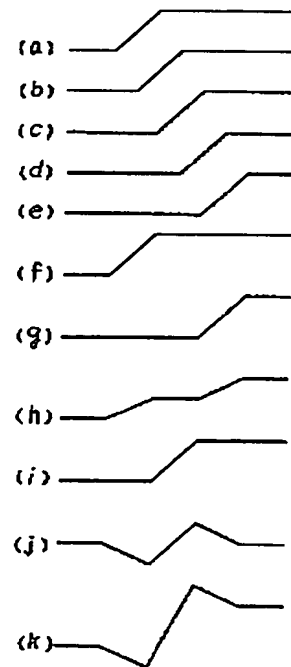
【符号の説明】

- 30 1画素遅延器
- 40 最大値検出回路
- 50 最小値検出回路
- 60 演算処理回路
- 61 平均値回路
- 62 減算器
- 70 ゲイン調整器
- 80 加算器
- 90 非根号処理回路

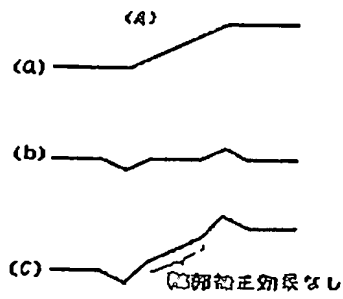
【図1】



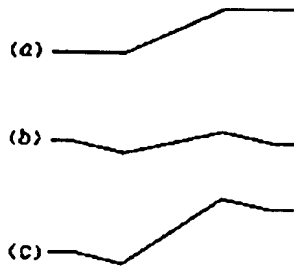
【図2】



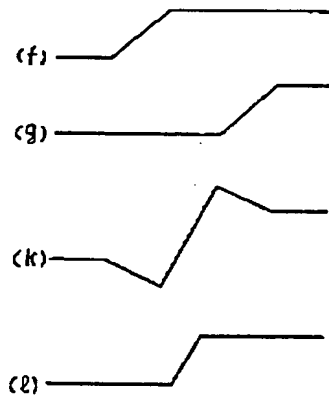
【図3】



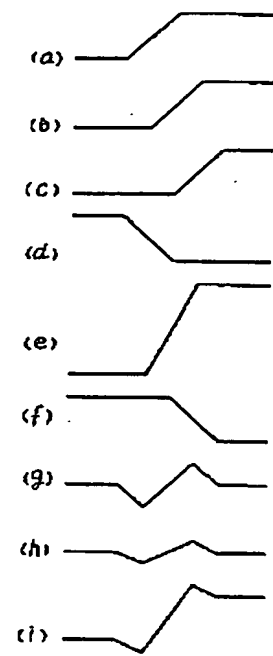
(B)



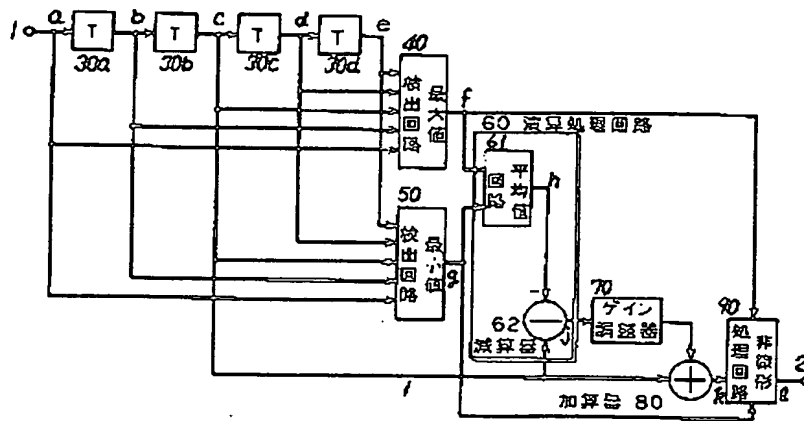
【図5】



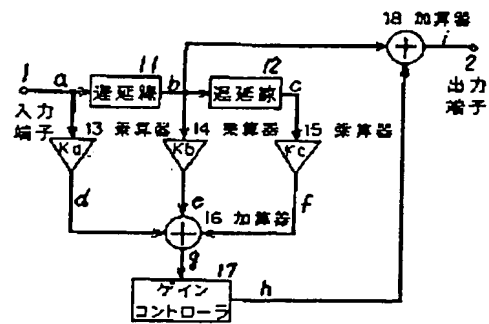
【図7】



【図4】



【図6】



フロントページの続き

(72)発明者 山内 秀昭
大阪府門真市大字門真1006番地 松下電器
産業株式会社内